

Okruh otázek z předmětu Mikroprocesory 1,2

Mikroprocesory 1

1. Logické členy a obvody
2. Základní operace a pravidla Booleovy algebry
3. Číselné soustavy
4. Vyjádření záporných čísel a necelých čísel
5. Způsoby vyjádření logické veličiny
6. TTL logika, typy výstupů, kombinační a sekvenční obvody
7. Realizace sběrnic, výhody a nevýhody jednotlivých realizací
8. Korespondenční provoz - handshake
9. Základní pojmy - bit, slabika, půslabika, slovo
10. Základní typy paměti
11. Paměti s adresovým výběrem
12. Paměť FIFO a LIFO
13. Paměť adresovaná obsahem
14. Princip vyrovnávací paměti typu cache
15. Programovatelné logické obvody
16. Základní blokové schéma kalkulátoru a počítače a odlišnosti
17. Základní architektury počítačů
18. Doba, takt, instrukční cyklus
19. Instrukce a program
20. Redukce adres v instrukci -tří-, dvou- a jednoadresové instrukce
21. Čekací cyklus – princip realizace a účel
22. Rozdíl je mezi mikroinstrukcí, instrukcí, makroinstrukcí a pseudoinstrukcí
23. Způsoby adresování, adresové prostory
24. Zápisníková a zásobníková paměť
25. Použití zásobníkové paměti při volání podprogramu
26. Princip předávání parametrů při volání podprogramů
27. Příznakové bity
28. Základní principy ovládání periférií
29. Přerušovací systém, princip činnosti
30. Pravidla při vytváření přerušovacích podprogramů
31. Procesory Microchip PIC – rozdělení
32. Provádění instrukcí, instrukční soubor
33. Mapy registrů, organizace paměti
34. Přímé a nepřímé adresování
35. Obsluha přerušení procesorů PIC
36. Jazyk symbolických adres – assembler
37. Ovládání periférií procesorů PIC
38. Architektury CISC a RISC počítačů
39. Základní filosofie návrhu procesoru RISC
40. Metody zvyšování výkonnosti procesorů RISC
41. Charakteristické znaky architektury RISC
42. Zřetěžené zpracování informace a základní typy zřetěžení
43. Datový konflikt, vznik a ošetření
44. Skokový konflikt, vznik a ošetření
45. Princip činnosti vyrovnávací paměti

46. Problémy konzistence dat ve vyrovnávací paměti
47. Metody zajištění konzistence dat ve vyrovnávací paměti
48. Superskalární procesory, princip činnosti
49. Řada procesorů Intel
50. Organizace paměti
51. Adresace paměti procesoru 8086, logická a fyzická adresa
52. Registry procesoru 8086
53. Adresovací techniky procesoru 8086
54. Přerušování u procesoru 8086, vyhrazená přerušování
55. Instrukční soubor procesoru 8086
56. Programování v assembleru 8086
57. Prefix, vzdálená a blízká adresa
58. Paměťové modely procesoru 8086
59. Předávání parametrů do procedur

Mikroprocesory 2

1. Architektura IA-32
2. Organizace paměti, segmentování a stránkování
3. Registry IA-32
4. Správa paměti v chráněném režimu, GDT a LDT tabulky
5. Popisovače, přístupová práva
6. Stránkování
7. Mechanismus transformace lineární adresy na fyzickou
8. TLB - Translation Look-aside Buffer
9. Výpadek stránky – realizace virtuální paměti
10. Systém ochrany IA-32
11. Úroveň oprávnění, zpřístupnění segmentů
12. Brána (Gate), předávání řízení
13. Privilegované instrukce
14. Přepínání procesů, TSS segment
15. Přerušování v chráněném režimu, IDT tabulka
16. Režim virtuální 8086 (V86)
17. Rozšíření instrukčního souboru MMX, SSEx